

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-47842

(43) 公開日 平成5年(1993)2月26日

(51) Int.Cl.<sup>6</sup>H 01 L 21/60  
23/12

識別記号

3 1 1 S 6918-4M

7352-4M

F I

H 01 L 23/12

技術表示箇所

L

## 審査請求 未請求 請求項の数3(全8頁)

(21) 出願番号

特願平3-233848

(22) 出願日

平成3年(1991)8月21日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 宮本 俊夫

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

(74) 代理人 弁理士 梶原 反也

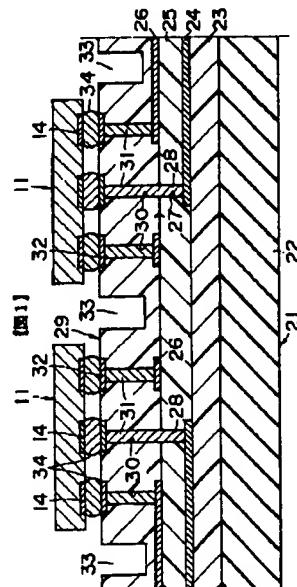
(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 熱膨張係数に伴う応力による接続端子におけるクラックや剥離の発生を防止する。

【構成】 基板21にシリコンベレット11がCCBされた半導体装置において、アルミナセラミックから成るベース22に横弾性率の小さい材料から成る保護絶縁層29を形成するとともに、この保護絶縁層29に縦溝33をベレットを取り囲むように形成する。

【効果】 アルミナセラミックとシリコンとの熱膨張係数差に基づく熱的変動時における基板21とベレット11との変形量の差を、保護絶縁層29の縦溝33の塑性変形によって吸収することができるため、その変形量差による基板21における応力を抑制することができる。その結果、CCBによる接続端子34における剥離やクラックの発生を未然に防止することができる。

1-1-ベレット 2-1-基板 2-3-第1絶縁層 2-6-第2絶縁層  
2-8-保護絶縁層 3-2-パッケージ 3-3-縦溝

I

## 【特許請求の範囲】

【請求項1】 電子回路が作り込まれた半導体ペレットが、絶縁基板に接続端子を介して機械的かつ電気的に接続されている半導体装置において、前記絶縁基板における半導体ペレット接続側主面に、縦溝が半導体ペレットを取り囲むように没設されていることを特徴とする半導体装置。

【請求項2】 前記絶縁基板における少なくとも前記縦溝が没設されている絶縁層が、横弾性率の小さい絶縁材料により形成されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記絶縁基板における前記縦溝の内側に、前記半導体ペレットと熱膨張係数が可及的に等しい材料から成る枠部材が配設されていることを特徴とする請求項1記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体装置、特に、半導体ペレット（以下、ペレットまたはチップという。）がフリップチップ方式により絶縁基板（以下、単に基板という。）にポンディングされている半導体装置に関するもので、例えば、集積回路が作り込まれたペレットが基板上にコントロールド・コラップス・リフロー・ポンディング（以下、CCBという。）により機械的かつ電気的に接続されている半導体装置を利用して有効な技術に関するもの。

## 【0002】

【従来の技術】 フリップチップ法とは、チップを裏返しにしてその表面または基板に形成された接続端子を用いてポンディングする、いわゆるフェイスダウンポンディングすることから与えられた呼称である。フリップチップ法には形成するその接続端子の形態によって、チップに金属ポールをつけるポール方式、アルミニウムあるいは銀合金により突起電極をつけるバンプ方式、あるいは基板にペデスタルをつけるペデスタル方式等がある。

【0003】 ポール方式によるフリップチップの構造の特徴は、相当厚い低融点ガラスをチップの保護膜としていることと、電極接続用のバンプ（突起電極、Bump）がNiとAuメッキされたCuポールの表面を被覆したはんだ（Pb-Sn）から形成されていることにある。製法はまず、Al電極を形成した従来のプレーナ素子の表面を保護用ガラスで被覆する。次いで、電極部のガラス膜を除去し、Cr-Cu-Auの多層金属で電極下地を形成し、この上にNiとAuのメッキしたCuポールをひいてはんだにて溶着したバンプを形成する。この方法は、Cuポールを介して接続するので、電極数の多いチップに対しては不向きである。

【0004】 そこで、この方式の改良形に、同じくコントロールド・コラップス・リフロー・チップがある。これは、前記方式のCuポールに代えて、Sn-Pbを用い

2

て半球状のバンプを形成したものである。バンプはパリヤ金属（Cr-Cu-Au）を介してAlパッド上に形成されている。ポンディングにあたってははんだの流れすぎを防止するため、内部配線と接続しないパッドを持つたチップも考え出されている。

【0005】 AlあるいはAg-Snバンプによるフリップチップは、Al、Ag合金は加工がしやすいことや、ポンディング条件が得やすいことなどの点から用いられている。製法は内部配線を形成したウエハにガラス膜あるいはSiO<sub>2</sub>膜を被覆し、ホトレジスト技術で電極用窓をあけるまでは前記ポール方式と同様である。次に、CrあるいはTiを接着用金属として薄く蒸着した後、バンプ金属を付着し、バンプ部分を残してエッティング除去して形成する。バンプ金属の付着厚は、エッティング歩留りとポンディング性とのかねあいで決められ、一般には25μm程度である。また、バンプの大きさはチップ寸法で制限される。Al、Ag-Snの代わりにはんだを用いたフリップチップもある。

【0006】 なお、フリップチップ技術を述べてある例としては、株式会社工業調査会発行「IC化実装技術」昭和55年1月15日発行 P81、P103～P105、がある。

## 【0007】

【発明が解決しようとする課題】 しかし、従来のフリップチップ方式による半導体装置においては、ペレットと基板との熱膨張係数の差により接続端子部分に繰り返しの応力が作用するため、ペレットの基板へのポンディング時や、半導体装置の稼働時における温度サイクルによって、接続端子部分に剥離やシラックが発生するという問題点がある。

【0008】 そこで、熱膨張係数差による熱応力を緩和するために、基板の熱膨張係数をペレットの熱膨張係数に可及的に合わせる工夫がなされている。この解決手段による場合には、基板の選定条件が熱膨張係数によって確定されるため、熱伝導率や絶縁性能、誘電率、配線との密着性、吸湿性等々の熱膨張係数以外の他の物性が優れている材料を基板形成材料として使用することができないという問題点がある。

【0009】 本発明の目的は、熱膨張係数についての基板に対する制限を回避しつつ、熱膨張係数差に伴う応力による接続端子におけるクラックや剥離の発生を防止することができる半導体装置を提供することにある。

【0010】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 【0011】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。

【0012】 すなわち、電子回路が作り込まれた半導体

3

ペレットが、絶縁基板に接続端子を介して機械的かつ電気的に接続されている半導体装置において、前記絶縁基板における半導体ペレット接続側主面に、縫溝が半導体ペレットを取り囲むように設置されていることを特徴とする。

## 【0013】

【作用】前記した下段によれば、基板における半導体ペレット接続側主面に、縫溝が半導体ペレットを取り囲むように設置されているため、半導体ペレットと基板との熱膨張係数差によって発生する機械的応力による基板の変形は、縫溝における変形によって吸収される。この縫溝による変形吸収作用によって、半導体ペレットと基板との熱膨張係数差に基づいて発生した応力が接続端子へ集中するのを防止することができるため、接続端子に剥離やクラックが発生するのを未然に防止することができる。

## 【0014】

【実施例】図1は本発明の一実施例である半導体装置を示す拡大部分断面図、図2はそれに使用されている半導体ペレットを示す斜視図、図3はその拡大部分断面図、図4は図1の半導体装置に使用されている基板を示す一部省略斜視図、図5はその拡大部分断面図、図6はその製造途中を示す拡大部分断面図、図7および図8はその作用を説明するための各説明図である。

【0015】本実施例において、本発明に係る半導体装置は、集積回路が作り込まれた半導体ペレットとしてのシリコンペレット（以下、ペレットという。）11が、コンピュータモジュール基板（以下、基板という。）21にC.C.B.によって形成された複数個の接続端子34により機械的かつ電気的に接続されているものとして構成されている。この半導体装置の最大の特徴は、基板21におけるペレット11の接続側主面には縫溝33がペレット11を取り囲むように設置されている点にある。

【0016】そして、この半導体装置は、次のような製造方法により製造されている。以下、この半導体装置の製造方法を説明する。この説明により、前記半導体装置についての構成の詳細が明らかにされる。

【0017】本実施例においては、図2に示されているペレット11が使用され、ペレット11の接続側主面には接続端子34を形成するためのパンプ12が複数個、所定の間隔を置いて配列されて形成されている。ペレットおよびパンプの製造作業は、半導体装置の製造工程における所謂前工程において、ウエハの形態で実施される。以下、パンプ12の形成工程を主体にして、ペレットの製造工程を簡単に説明する。

【0018】所謂、半導体装置の製造工程における前工程においては、ウエハの形態で、所望の集積回路（図示せず）が各ペレット11に対応するように作り込まれる。次いで、電気配線形成工程において、集積回路の絶縁膜13上には電気配線14が形成される。この電気配

線14の形成作業はアルミニウムが用いられて、スパッタリングや蒸着等の適当な薄膜形成処理およびリソグラフィー処理により実施される。電気配線14上にはパッセーション膜15が被着される。通常、このパッセーション膜15はシリコン酸化膜やシリコン窒化膜等の硬質の絶縁膜により構成されている。

【0019】このパッセーション膜15にはスルーホール16が複数個（本実施例においては、9個）が、互いに間隔を置かれた所定の箇所に配列されてそれぞれ開設される。開設された各スルーホール16の底面には所定の電気配線14が露出されている。このスルーホール16の開設作業は、リソグラフィー処理により選択的に実施される。

【0020】その後、バンプ形成工程において、薄膜形成処理およびリソグラフィー処理が用いられて、ペレット11の各スルーホール16にはバンプ12が各電気配線14に電気的に接続するようにそれぞれ形成される。例えば、バンプ12はクロムから成る第1下地層17と、銅から成る第2下地層18と、金から成る第3下地層19と、はんだ（Sn-Pb）から成る本体20とから構成されている。

【0021】以上のようにして、ペレット11およびバンプ12が形成されたウエハは、ダイシング工程において各ペレット11にそれぞれ分割される。ダイシングされた後のペレット11は、後記する基板21上のペレット搭載領域に対応する微小な平板形状に形成されている。

【0022】他方、本実施例においては、図4および図5に示されているような基板21が使用されている。次に、基板21の構成について説明する。

【0023】基板21はアルミニナセラミックが用いられて形成されたベース22を備えており、ベース22はコンピュータモジュール基板として供され得るように適当な強度および大きさを有する四角形のボード形状に形成されている。本実施例において、ベース22の構成材料としてはアルミニナセラミックを用いたが、これに限らず、炭化シリコンや、ムライト、窒化アルミニウム等のセラミック、さらには、エポキシ樹脂等々の絶縁材料を用いることができる。

【0024】ベース22上には第1絶縁層23が積層されており、この第1絶縁層23はポリイミド樹脂が用いられてフィルム状に形成されている。この第1絶縁層23上には第1電気配線（以下、第1配線という。）24が所望の形態にバーニングされて配線されている。本実施例において、第1配線24は、第1絶縁層23上に銅箔が密着金属としてチタンが用いられて接合され、リソグラフィー処理により選択的にバーニングされることにより形成されている。

【0025】また、第1絶縁層23上には第2絶縁層25が積層されており、この第2絶縁層25は第1絶縁層

5

23と同様、ポリイミド樹脂が用いられてフィルム状に形成されている。この第2絶縁層25上には第2電気配線(以下、第2配線という。)26が所望の形状にパターンングされて配線されている。この第2配線26は、第1配線24と同様に形成されている。

【0026】さらに、第2絶縁層25にはスルーホール27が複数本、リソグラフィー処理により開設されており、各スルーホール27は第1配線24の所定の電極部分をそれぞれ露出するようになっている。各スルーホール27にはスルーホール導体28が第1配線24と同種の導電材料が用いられて、蒸着法やスパッタリング法、めっき法等の適当な手段によりそれぞれ充填されている。そして、各スルーホール導体28は一端(以下、下端とする。)が第1配線24の各電極部に電気的に接続された状態になっているとともに、上端が第2絶縁層25上に露出した状態になっている。

【0027】図6に示されているように、第2絶縁層25上には保護絶縁層29が積層されており、この保護絶縁層29は横弹性率の小さい絶縁材料の一例であるポリイミド樹脂が用いられて、比較的厚く形成されている。本実施例において、保護絶縁層29は、厚さ約200μm、に逐次積層によって形成されている。

【0028】保護絶縁層29には第2のスルーホール30が複数本、リソグラフィー処理により開設されており、各第2スルーホール30は、第1配線24の各スルーホール導体28、および、第2配線26の所定の電極部分をそれぞれ露出するようになっている。各第2スルーホール30には第2のスルーホール導体31が各配線24、26と同種の材料が用いられて、蒸着法やスパッタリング法、めっき法等の適当な手段により充填されている。そして、各スルーホール導体31は、下端が各第1スルーホール導体28および第2配線26の各電極に電気的にそれぞれ接続された状態になっているとともに、上端が保護絶縁層29上に露出した状態になっている。

【0029】各第2スルーホール導体31の上端部にはCCB用のパッド32がそれぞれ形成されている。このパッド32は前記バンプ12における本体20のはんだとの濡れ性が良好になるように予備はんだを兼ねるものとして形成されている。そして、各パッド32は前記ペレット11における各バンプ12と対応するように配列されるとともに、この配列群が基板21に搭載されるペレット11の個数分、配線されている。本実施例において、パッド32群は、バンプ12間距離で10mm角のペレット11を、ペレット11の配置ピッチが、12mmになるように配線されている。

【0030】保護絶縁層29の上面には縫溝33が複数条、各パッド32群列のそれぞれを取り囲むように形成されている。本実施例において、縫溝33は、厚さ約200μmの保護絶縁層29が逐次積層によって形成され

10

20

30

40

50

6

た後、縫溝33となる部分以外がマスキングされ、酸素と弗化炭素の混合ガスが用いられたドライエッティング法により、幅50μm、深さ50μmに形成されている。

【0031】以上のようにして製造された基板21には、CCB工程において、各パッド32群列毎に前記構成に係るペレット11がギャングボンディングされる。すなわち、予備はんだ処理が施された各パッド32にバンプ12が適合するフェイスタウンの状態で、各ペレット11が基板21の各パッド32群列に位置合わせされるとともに、仮接着される。

【0032】この後、適当なリフロー処理により、各バンプ12のはんだ本体20がそれぞれ溶融されることにより、各接続端子34が図1に示されているようにそれぞれ同時に形成される。この接続端子34群により、各ペレット11は基板21に機械的に接続された状態になるとともに、その集積回路が接続端子34およびスルーホール導体31、28を介して第1配線24および第2配線26に電気的に接続された状態になる。このようにして、図1に示されている半導体装置が製造されたことになる。

【0033】次に作用を説明する。シリコンとアルミニナセラミックとは熱膨張係数が異なる。すなわち、シリコンの熱膨張係数は、約3.5~4.0×10<sup>-6</sup>(1/°K)、アルミニナセラミックの熱膨張係数は、約7.2×10<sup>-6</sup>(1/°K)である。また、ポリイミド絶縁層の熱膨張係数は3.5~5.0×10<sup>-6</sup>(1/°K)、銅配線の熱膨張係数は、17×10<sup>-6</sup>(1/°K)である。そして、本実施例における基板21の熱膨張係数は、これらの合成値になり、アルミニナセラミックベース22の熱膨張係数と略等しくなる。このため、ペレット11と基板21とが接続端子34により剛構造的に結合されると、CCB時、さらには、半導体装置の稼働時等において、大きな熱的変動が作用した際、ペレット11と基板21との間の膨張変形量および収縮変形量に大きな差が発生することにより、接続端子34に応力が加わり、接続端子34に剥離や亀裂が発生するという問題点があることが、本発明者によって明らかにされた。特に、ペレットサイズが10mm□以上と大きくなった場合に、剥離や亀裂の発生が顕著になる傾向がある。

【0034】図7はこの剥離や亀裂発生のメカニズムを説明するための説明図であり、ペレット11が基板21にはんだバンプが用いられて形成された接続端子34により剛構造的に結合されている従来例の状態が示されている。

【0035】図7に示されているように、例えば、CCB時におけるペレット11の膨張位置と、基板21の膨張位置とは、常温まで下がると、熱膨張係数の違いからそれぞれの収縮位置になろうとする。この時、ペレット11と基板21との収縮差分が互いに影響し合って、歪が発生し、応力が基板21に作用する。

7

【0036】今、ペレット11と接続端子34とが変形せず、基板21が変形した場合を考える。基板21だけに変形が発生するということは、変形に対応(比例)する応力が発生する。その応力は不正な機械力として接続端子34に加わり、それに相当する歪が接続端子34に発生する。

【0037】図7に接続端子34における応力発生状況が示されている。分かり易くするために、ペレット11は変形しないものとする。図7からも分かるように、ペレット11の中央部に位置する接続端子34において引張応力が発生し、ペレット11の周辺部に位置する各接続端子34では圧縮応力が発生する。

【0038】ところが、接続端子34はペレット11の剛性の影響により基板21の変形に追従しきれないため、各接続端子34は応力が接続端子34自体の強度や弾性変形、およびパッド32との接着限界を越えると、クラックや剥離が生ずる。

【0039】以上の原理に対して、本実施例においては、図8に示されているように、基板21の上面におけるペレット11周りに縦溝33が設設されているとともに、基板21の縦溝33が設設された保護絶縁層29が横弾性率が小さいポリイミド樹脂により形成されているため、熱的変動時における熱膨張係数差によるペレット11と基板21との変形量の差が縦溝33における塑性変形によって吸収され、その結果、各接続端子34の剥離やクラックの発生が防止される。

【0040】すなわち、CCB時、ペレット11と基板21との熱膨張係数差から基板21は図7に示されている状態に反り返ろうとするが、本実施例においては、基板21には縦溝33が設設されているため、基板21は反り返らなくて済む。つまり、図8に示されているように、横弾性率の小さい材料で形成された保護絶縁層29が、その縦溝33がその間隔を挟めるように変形することにより、基板21は反り返ることなく、元の形態を維持することになる。

【0041】このようにして基板21の変形が防止されるため、ペレット11と基板21との間に形成された接続端子34には、接続端子34の強度や弾性変形限界、接着限界を越える応力が作用することはない。その結果、接続端子34に剥離やクラックが発生する現象は未然に防止されたことになる。

【0042】なお、本実施例に係る半導体装置について、温度サイクル周期が、1サイクル/時間、温度範囲が、-50°C~100°Cの温度サイクル試験を実施したところ、1000サイクル後においても、接続端子における熱疲労による断線は発生していなかった。

【0043】前記実施例によれば次の効果が得られる。  
① 基板にペレットがCCBされた半導体装置において、アルミナセラミックから成るベースに横弾性率の小さい材料から成る保護絶縁層を形成するとともに、この

50

8

保護絶縁層に縦溝をペレットを取り囲むように形成することにより、アルミナセラミックとシリコンとの熱膨張係数差に基づく熱的変動時における基板とペレットとの変形量の差を、保護絶縁層の縦溝の塑性変形によって吸収することができるため、その変形量差による基板における応力を抑制することができ、その結果、CCBによる接続端子における剥離やクラックの発生を未然に防止することができる。

【0044】② CCBによる接続端子における剥離やクラックの発生を防止することにより、CCBによる半導体装置の歩留りを高めることができるとともに、その品質および信頼性を高めることができる。

【0045】③ 横弾性率の小さい保護絶縁層を形成するのに、ポリイミド樹脂を使用することにより、コストアップを小さく抑制することができる。

【0046】④ 前記①の効果を高めるには保護絶縁層29の横弾性率を低くすることが考えられるが、保護絶縁層29の材料の選定には他の物性からの制限がある。

【0047】⑤ そこで、①の効果を高めるためには、縦溝33の深さを深くすることが望ましい。しかし、この場合には、縦溝の加工に要する時間およびスルーホール導体31の形成に要する時間が増加し、また、スルーホール導体の長さが長くなることにより、配線長が長くなるので、注意を要する。

【0048】図9は本発明の他の実施例である半導体装置を示す拡大部分断面図である。

【0049】本実施例2が前記実施例1と異なる点は、保護絶縁層29の上面における縦溝33の内側に嵌合溝35がペレット11を取り囲むように設設されているとともに、この溝35にペレット11と熱膨張係数が近い材料としてムライトセラミックから成る枠部材36が嵌入されている点にある。

【0050】枠部材36を嵌める溝35はレーザ照射による加工法により、幅が1mm、深さ0.5mmに形成されており、この溝35にムライトセラミックが用いられて、大きさ12mm□、厚さ0.4mmに形成された枠部材36が嵌め込まれている。ペレット11の大きさは、10mm□、搭載ピッチは1.5mmに設定されている。縦溝33はペレット11の搭載部間に、レーザ照射による加工法により、幅1mm、深さ1mmに形成されている。

【0051】本実施例においては、熱変動時に、保護絶縁層29が熱膨張および収縮するのをペレット11と熱膨張係数が近い材料から成る枠部材36が抑制するため、ペレット11と基板21との熱膨張係数差に基づく応力が接続端子34に加わるのを抑止しないしは抑制することができ、その結果、接続端子34にクラックや剥離が発生するのをより一層確実に防止することができる。

【0052】図10は本発明の別の他の実施例を示す拡大部分断面図である。

9

【0053】本実施例3が前記実施例1と異なる点は、保護絶縁層29の内部における縦溝33の内側に、ペレット11と熱膨張係数が近い材料から成る枠部材37が埋め込まれている点にある。

【0054】枠部材37の埋め込みに際しては、枠部材37の下面のレベルまで基板21を構築した後、枠部材37の下面において接着用のポリイミドワニスを塗布し、そ上に枠部材37が置かれる。次いで、枠部材37を埋め込むようにして、保護絶縁層29の残り分のポリイミドワニスがコーティングされる。その後、フルキュアされてからスルーホール30が開設される。さらに、縦溝33が前記実施例1と同様な方法により形成される。

【0055】本実施例3によれば、保護絶縁層29にペレット11と熱膨張係数が近い材料から成る枠部材37が埋め込まれているため、枠部材37が保護絶縁層29の内側領域を外側方向へ引き伸ばす作用が発生することになり、その結果、接続端子34にクラックや剥離が発生するのをより一層確実に防止することができる。

【0056】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0057】例えば、絶縁層を形成するための絶縁材料としては、ポリイミド樹脂に限らず、エポキシ樹脂等々を使用してもよい。

【0058】電気配線およびスルーホール導体を形成するための材料としては、銅を用いるに限らず、アルミニウム等を用いてもよいし、接着金属層を形成するための材料としては、チタンを用いるに限らず、クロム等を用いてもよい。

【0059】電気配線層は、2層に形成するに限らず、1層に形成してもよいし、3層以上に形成してもよい。

【0060】縦溝はドライエッティング加工法により形成するに限らず、物理的エッティング加工法、機械的切削加工法、さらには、レーザ照射による加熱分解加工法等により形成してもよい。

【0061】なお、切削加工法により縦溝33を形成する場合には、保護絶縁層29として横弾性率が小さい絶縁材料が使用されているため、保護絶縁層29の変形による切削加工精度の低下に注意する必要がある。

【0062】ペレットを基板にフリップチップボンディングする方法としては、CCB法を使用するに限らず、他のフリップチップ法を使用してもよい。

【0063】以上の説明では主として本発明者によってなされた発明をその背景となつた利用分野であるコンピュータのモジュールに使用される半導体装置に適用した

10

場合について説明したが、それに限定されるものではなく、ペレットが基板にフリップチップ法によりボンディングされる半導体装置全般に適用することができる。特に、本発明は、ペレットと基板との熱膨張係数の差が大きく、しかも、ペレットサイズが大きい場合に適用して、優れた効果が得られる。

【0064】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、次の通りである。

【0065】基板にペレットが接続端子を介してボンディングされた半導体装置において、基板に縦溝をペレットを取り囲むように形成することにより、基板とペレットとの熱膨張係数差に基づく熱的変動時における基板とペレットとの変形量の差を、基板の縦溝の塑性変形によって吸収することができるため、その変形量差による基板における応力を抑制することができ、その結果、接続端子における剥離やクラックの発生を未然に防止することができる。

20 【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置を示す拡大部分断面図である。

【図2】それに使用されている半導体ペレットを示す斜視図である。

【図3】その拡大部分断面図である。

【図4】図1の半導体装置に使用されている基板を示す一部省略斜視図である。

【図5】その拡大部分断面図である。

【図6】その製造途中を示す拡大部分断面図である。

【図7】その作用を説明するための説明図である。

【図8】その作用を説明するための説明図である。

【図9】本発明の他の実施例である半導体装置を示す拡大部分断面図である。

【図10】本発明の別の他の実施例である半導体装置を示す拡大部分断面図である。

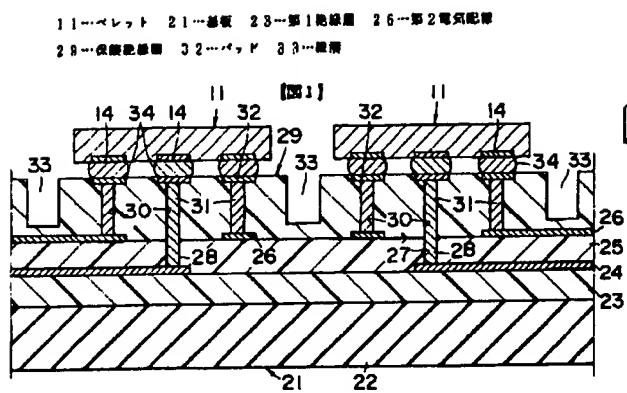
【符合の説明】

1 1…ペレット、1 2…パンプ、1 3…絶縁膜、1 4…電気配線、1 5…バッセーション膜、1 6…スルーホール、1 7…第1下地層、1 8…第2下地層、1 9…第3下地層、2 0…本体、2 1…基板、2 2…ベース、2 3…第1絶縁層、2 4…第1電気配線（第1配線）、2 5…第2絶縁層、2 6…第2電気配線（第2配線）、2 7…スルーホール、2 8…スルーホール導体、2 9…保護絶縁層、3 0…第2のスルーホール、3 1…スルーホール導体、3 2…パッド、3 3…縦溝、3 4…接続端子、3 5…嵌合溝、3 6…嵌入枠部材、3 7…埋め込み枠部材。

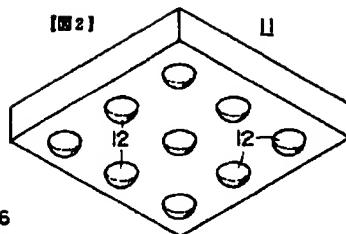
(7)

特開平5-47842

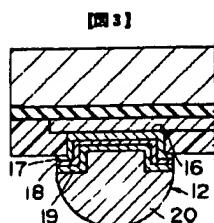
【図1】



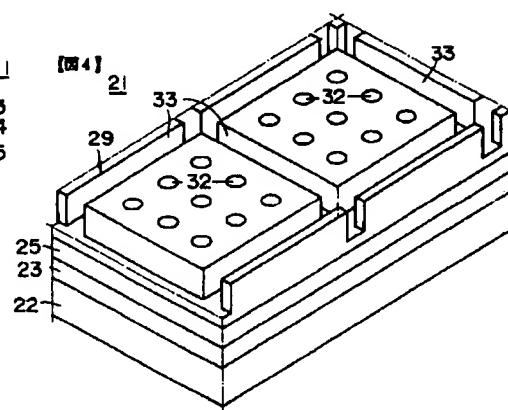
【図2】



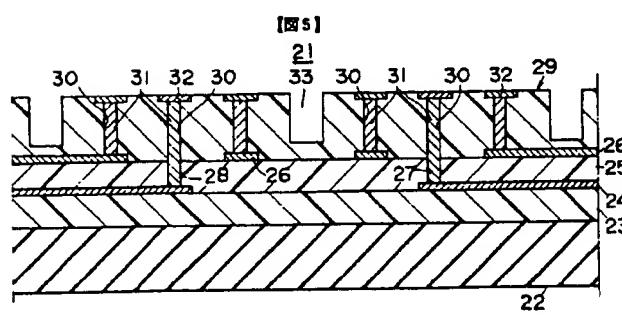
【図3】



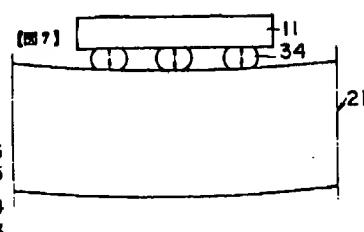
【図4】



【図5】



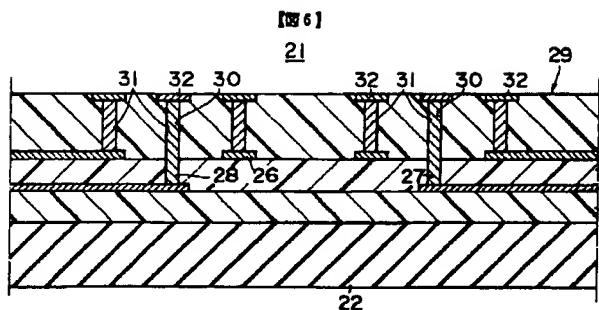
【図7】



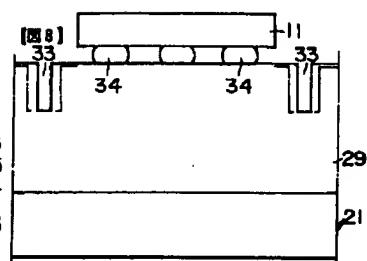
(8)

特開平5-47842

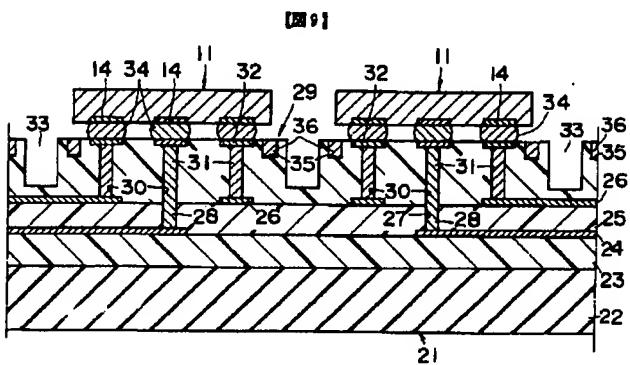
【図6】



【図8】



【図9】



【図10】

